

Fid: December 28, 1999

Darryl Mexic

202-293-7060

1 of 1



10564 U.S. PRO
09/412869
12/28/99

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

AK
6/20/00
HT

출원번호 : 1998년 특허출원 제59415호
Application Number

출원년월일 : 1998년 12월 28일
Date of Application

출원인 : 삼성전자주식회사
Applicant(s)

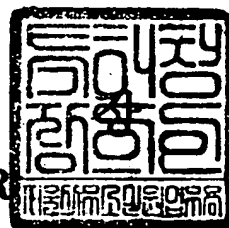
**CERTIFIED COPY OF
PRIORITY DOCUMENT**



199 9 년 5 월 7 일

특 허 청

COMMISSIONER



특허출원서

【출원번호】 98-059415

【출원일자】 1998/12/28

【국제특허분류】 H04N

【발명의 국문명칭】 디지털 신호 수신장치의 클럭 주파수 변환장치

【발명의 영문명칭】 Apparatus for converting clock frequency in digital signal receiver

【출원인】

【국문명칭】 삼성전자 주식회사

【영문명칭】 Samsung Electronics Co., Ltd.

【대표자】 윤종용

【출원인코드】 14001979

【출원인구분】 국내상법상법인

【전화번호】 0331-200-3443

【우편번호】 442-373

【주소】 경기도 수원시 팔달구 매탄동 416번지

【국적】 KR

【대리인】

【성명】 이영필

【대리인코드】 H228

【전화번호】 02-588-8585

【우편번호】 137-070

【주소】 서울특별시 서초구 서초동 1571-18

【대리인】

【성명】 권석흠

【대리인코드】 A409

【전화번호】 02-588-8585

【우편번호】 137-070

【주소】 서울특별시 서초구 서초동 1571-18

【대리인】

【성명】 이상용

【대리인코드】 H426

【전화번호】 02-588-8585

【우편번호】 137-073

【주소】 서울특별시 서초구 서초동 1571-18

【발명자】

【국문성명】 손태용

【영문성명】 SOHN, Tae Yong

【주민등록번호】 720825-1009113

【우편번호】 130-072

【주소】 서울특별시 동대문구 용두2동 238-60

【국적】 KR

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다.

대리인

이영필 (인)

대리인

권석흥 (인)

대리인

이상용 (인)

【심사청구】 특허법 제60조의 규정에 의하여 위와 같이 출원심사를 청구합니다.

대리인

이영필 (인)

대리인

권석흥 (인)

대리인

이상용 (인)

【수신처】 특허청장 귀하

【수수료】

【기본출원료】 12 면

29,000 원

【가산출원료】 0 면

0 원

【우선권주장료】 0 건

0 원

【심사청구료】 3 항

205,000 원

【합계】 234,000 원

【첨부서류】 1. 요약서, 명세서(및 도면) 각 1통

2. 출원서 부분, 요약서, 명세서(및 도면)을 포함하는 FD부분 1통

3. 위임장(및 동 번역문)

【요약서】

【요약】

본 발명은 디지털신호 수신장치의 클럭주파수 변환장치에 관한 것으로서, 제1위상동기루프회로와, 제2위상동기루프회로와, 소정의 제어신호에 따라, 상기 제1 및 제2위상동기루프회로에서 출력되는 클럭주파수를 선택하는 스위칭부, 및 입력되는 디지털신호의 프레임 레이트에 따라, 그에 상응하는 클럭주파수를 출력하도록 상기 스위칭부를 제어하는 제어부를 포함하여, 입력되는 디지털신호의 프레임 레이트를 감지하여, 이에 해당하는 클럭주파수를 해당블록에 제공하고, 아날로그 NTSC 신호의 입력시에도 그에 해당하는 클럭주파수를 해당블록에 제공함으로써, 비디오 신호를 처리함에 있어 누락 또는 중복현상이 발생하지 않게 한다.

【대표도】

도 3

【명세서】

【발명의 명칭】

디지털신호 수신장치의 클럭주파수 변환장치

【도면의 간단한 설명】

도 1은 디지털 텔레비전수상기의 개략 구성도이다.

도 2는 본 발명에 따른 클럭주파수 변환장치를 포함한 디지털신호 수신장치의 구성도이다.

도 3은 도 2에 도시된 위상동기루프회로의 상세 구성도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

본 발명은 디지털신호 수신장치에 관한 것으로서, 더욱 상세하게는 입력되는 신호의 프레임 레이트를 감지하여 그에 해당하는 클럭주파수를 제공하는 디지털신호 수신장치의 클럭주파수 변환장치에 관한 것이다.

디지털TV 방송은 TV 수상기내에서 뿐만 아니라, 방송국으로부터 가정까지 전송되는 신호가 모두 디지털신호이므로, 아날로그에 비해 선명한 화질과 생생한 음질을 제공한다. 디지털TV의 영상은 화면에 나타낼 수 있는 점의 수를 기준으로 할 때 기존의 아날로그 NTSC와 동일한 수준의 가로 640, 세로 480의 해상도를 갖는 표준방식(SDTV)으로부터 SDTV의 7배인 가로 1920, 세로 1080의 해상도를 갖는 고화질 방식(HDTV)에 이르기까지 18가지 형식의 영상을 제공한다.

음성은 돌비 AC-3방식을 채용하여 CD를 능가하는 깨끗한 입체음이 생생하게 재현된다. 또한, 디지털TV에서는 이와 같이 성능이 개선될 뿐만 아니라, 50 대 1 이상의 높은 효율을 갖는 데이터 압축기술이 사용되므로 SDTV를 기준으로 할 때 방송국마다 보유 채널수를 증가시킬 수 있으며, 쌍방향 전송이 가능하므로 기존의 아날로그 TV와는 전혀 다른 부가서비스들도 제공할 수 있다.

도 1은 디지털 텔레비전수상기의 개략 구성도이다.

도 1에 도시된 장치는 안테나(100), 튜너(102), IF 모듈(104), 채널디코더(106), TS 디코더(108) 오디오 디코더(110) 오디오신호처리부(112), 스피커(114), 비디오디코더(116) OSGM(118) 비디오신호처리부(120), CRT(122) 및 마이크로프로세서(124)를 포함한다.

튜너(102)는 안테나(100)를 통해 수신된 방송신호 중에서 마이크로프로세서(124)의 제어에 따라 1개의 RF 채널을 선국한다.

IF 모듈(104)은 튜너(102)에서 출력된 중간주파수신호를 입력하여, 베이스밴드신호로 변환시킨다.

채널디코더(106)는 IF 모듈(104)에서 출력된 베이스밴드신호를 채널 복호화하여 데이터 비트열을 재생해 낸다.

TS(Transport Stream)디코더(108)는 채널디코더(106)에서 출력된 데이터비트열에서, 오디오 데이터, 비디오 데이터, 및 부가 데이터를 각각 분리시킨다.

오디오디코더(110)는 오디오 데이터를 입력하여, MPEG 규격 또는 돌비(Dolby) AC-3 규격에 따라 디코딩시키고, 오디오신호처리부(112)는 디코딩된 오디오

오신호를 스피커(114)에 출력시킨다.

비디오디코더(116)는 상기 비디오 데이터를 입력하여, MPEG 규격에 따라 디코딩시키고, OSGM(On Screen Graphic Mixer)(118)는 마이크로프로세서(124)에 제어에 의해 OSG 데이터와 디코딩된 비디오 데이터를 혼합시킨다.

비디오신호처리부(118)는 OSGM(118)에서 출력된 신호를 CRT에 출력시킨다.

이와 같이 구성된 디지털 텔레비전 수상기에서는 아날로그신호를 수신할 수 있는 별개의 튜너를 구비하여, 아날로그신호도 수신할 수 있다. 또한, 이 디지털 방송방식의 하나인 ATSC 규격에 의하면, 디지털 신호의 프레임 레이트(frame rate)가 60, 59.94, 30, 29.94, 24, 23.97 Hz 등과 같이 다양하다.

따라서, 이 프레임 레이트에 따라, 클럭주파수를 변환시켜 주는 장치의 필요성이 요구된다.

【발명이 이루고자 하는 기술적 과제】

본 발명은 상기의 요구에 부응하기 위해 창출된 것으로서, 프레임 레이트에 따라, 그에 해당하는 클럭주파수를 제공하는 디지털신호 수신장치의 클럭주파수 변환장치를 제공하는 것을 그 목적으로 한다.

【발명의 구성 및 작용】

상기의 목적을 달성하기 위한 본 발명에 따른 디지털신호 수신장치의 클럭주파수 변환장치는

제1위상동기루프회로와, 제2위상동기루프회로와, 소정의 제어신호에 따라, 상기 제1 및 제2위상동기루프회로에서 출력되는 클럭주파수를 선택하는 스위칭부

및, 입력되는 디지털신호의 프레임 레이트에 따라, 그에 상응하는 클럭주파수를 출력하도록 상기 스위칭부를 제어하는 제어부를 포함하는 것이 바람직하다.

특히, 상기 제1위상루프회로는 74.25MHz의 클럭주파수를 발생시키고, 상기 제2위상루프회로는 74.175MHz의 클럭주파수를 발생시킴을 특징으로 한다.

또한, 상기 제어부는 포맷변환회로에서 출력되는 프레임 레이트가 60, 30, 24 Hz이면, 상기 제1위상루프회로에서 출력되는 클럭주파수를 선택하도록 상기 스위칭부를 제어하고, 프레임 레이트가 59.94, 29.97, 23.97 Hz이면, 상기 제2위상루프회로에서 출력되는 클럭주파수를 선택하도록 상기 스위칭부를 제어함을 특징으로 한다.

이하, 첨부된 도면을 참조하여 본 발명을 보다 상세히 설명한다.

도 2는 본 발명에 따른 클럭주파수 변환장치를 포함한 디지털신호 수신장치의 구성도이다.

도 2에 도시된 장치에 있어서, 참조부호 200은 TS 디코더를, 참조부호 202는 비디오 디코더를, 참조부호 204는 A/D변환기를, 참조부호 206은 포맷변환부를, 참조부호 208은 위상동기루프회로(PLL)를, 참조부호 210은 버퍼를, 참조부호 212는 제어부를, 참조부호 214는 OSGM를, 참조부호 216은 발진기를 각각 나타낸다.

A/D변환기(204)는 아날로그 NTSC신호를 디지털 신호로 변환시킨다.

포맷변환부(206)는 비디오 디코더(202)에서 출력된 영상데이터와 A/D변환기(204)에서 출력된 영상데이터를 미리 설정된 디스플레이 형태의 포맷으로 변환시킨다.

위상동기루프회로(208)는 제1 및 제2위상동기루프회로를 구비하여, 각각 다른 클럭주파수를 발생시키고, 제어부(212)의 제어에 의해 선택된 클럭주파수를 출력한다.

제어부(212)는 포맷변환부(206)에서 출력되는 프레임 레이트를 인식하여, 그에 해당되는 클럭주파수를 제공하도록 위상동기루프회로(208)를 제어하며, 특히, 아날로그 NTSC 신호가 입력될 때에는 위상동기루프회로(208)에 연결된 버퍼(210)를 제어하여, 아날로그 NTSC 신호와 관련된 블록에만 클럭주파수를 공급하고, 그 이외의 블록에는 클럭주파수가 공급되지 않도록 제어한다. 즉, A/D변환기(204)를 통해 영상데이터가 입력될 경우, 비디오디코더(202)에는 클럭(CLOCK1)이 제공되지 않아도 되기 때문에, 버퍼(210)를 제어하여, 포맷변환부(206)와 OSGM(214)에만 해당 클럭주파수가 공급되게 한다.

도 3은 도 2에 도시된 위상동기루프회로의 상세 구성도이다.

도 3에 도시된 위상동기루프회로(208)는 제1위상동기루프회로(208a)와, 제2위상동기루프회로(208b)와, 스위칭부(208c)를 포함한다.

제1위상동기루프회로(208a)는 위상비교기(302), 저역통과필터(304), 전압제어발진기(306) 및 분주기 $1/N$ (308)을 포함한다.

제2위상동기루프회로(208b)는 위상비교기(402), 저역통과필터(404), 전압제어발진기(406) 및 분주기 $1/N$ (408)을 포함한다.

여기서, 본 발명에 대한 바람직한 실시예로서, 제1위상동기루프회로(208a)는 74.25 MHz의 클럭주파수를 생성하고, 제2위상동기루프회로(208b)는 74.175 MHz의

클럭주파수를 생성한다.

스위칭부(208c)는 제어부(212)의 선택신호에 따라, 상기 74.25 MHz 또는 74.175 MHz의 클럭주파수를 선택하여 출력한다.

ATSC 규격에 의한 디지털 신호의 프레임 레이트(frame rate)가 60, 59.94, 30, 29.94, 24, 23.97 Hz로서, 60, 30, 24 Hz 군(이하, 1군의 프레임 레이트)과, 59.94, 29.94, 23.97 Hz 군(이하, 2군의 프레임 레이트)으로 구분된다.

제어부(212)에서는 입력되는 디지털 신호가 1군의 프레임 레이트이면, 제1위상동기루프회로(208a)에서 출력되는 74.25 MHz의 클럭주파수를 선택하여 출력하도록 스위칭부(208c)를 제어하고, 입력되는 디지털 신호가 2군의 프레임 레이트이면, 제2위상동기루프회로(208b)에서 출력되는 74.175 MHz의 클럭주파수를 선택하여 출력하도록 스위칭부(208c)를 제어한다.

또한, 제어부(212)는 A/D 변환기(204)를 통해 NTSC 신호가 입력되면, 이 NTSC 신호의 필드레이트가 59.94Hz이어서 상기 2군의 프레임 레이트에 해당되므로, 제2위상동기루프회로(208b)에서 출력되는 74.175 MHz의 클럭주파수가 스위칭부(208c)에서 선택되도록 제어한다. 이 때, 비디오디코더(202)는 동작하지 않기 때문에 제어부(212)에서는 버퍼(210)를 제어하여 비디오디코더(202)에 제공되는 클럭을 차단시키고, 포맷변환부(206)와 OSGM(214)에만 클럭주파수가 제공되도록 한다.

【발명의 효과】

상술한 바와 같이 본 발명에 의하면, 입력되는 디지털신호의 프레임 레이트를 감지하여, 이에 해당하는 클럭주파수를 해당블록에 제공하고, 아날로그 NTSC 신

호의 입력시에도 그에 해당하는 클럭주파수를 해당블록에 제공함으로써, 비디오신호를 처리함에 있어 누락 또는 중복현상이 발생하지 않게 한다.

【특허청구범위】

【청구항 1】

디지털신호 수신장치에 있어서,

제1위상동기루프회로;

제2위상동기루프회로;

소정의 제어신호에 따라, 상기 제1 및 제2위상동기루프회로에서 출력되는 클럭주파수를 선택하는 스위칭부; 및

입력되는 디지털신호의 프레임 레이트에 따라, 그에 상응하는 클럭주파수를 출력하도록 상기 스위칭부를 제어하는 제어부를 포함하는 디지털신호 수신장치의 클럭주파수 변환장치.

【청구항 2】

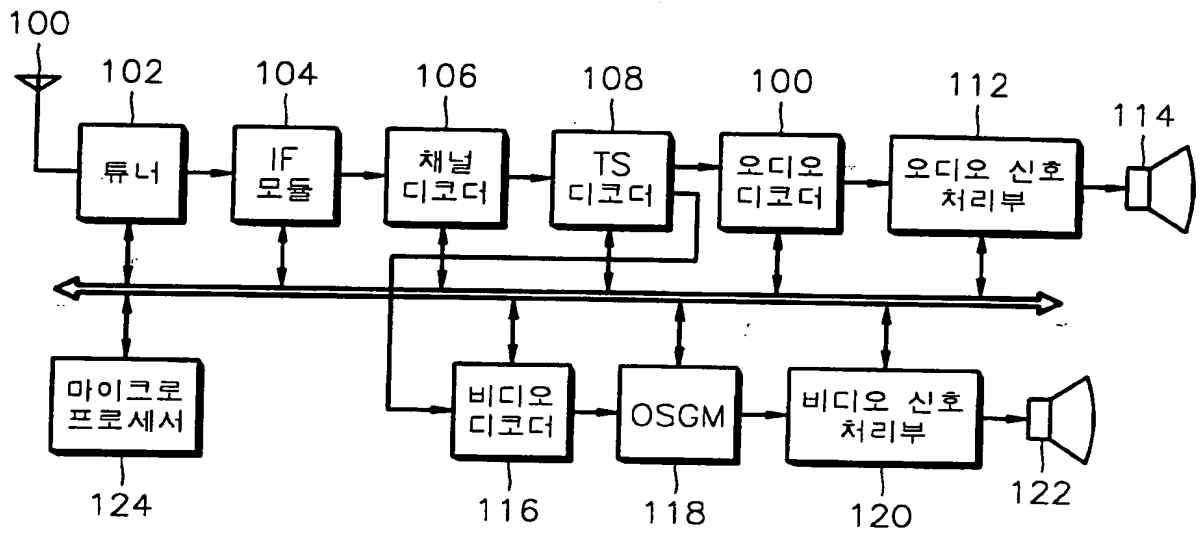
제1항에 있어서, 상기 제1위상루프회로는 74.25MHz의 클럭주파수를 발생시키고, 상기 제2위상루프회로는 74.175MHz의 클럭주파수를 발생시킴을 특징으로 하는 디지털신호 수신장치의 클럭주파수 변환장치.

【청구항 3】

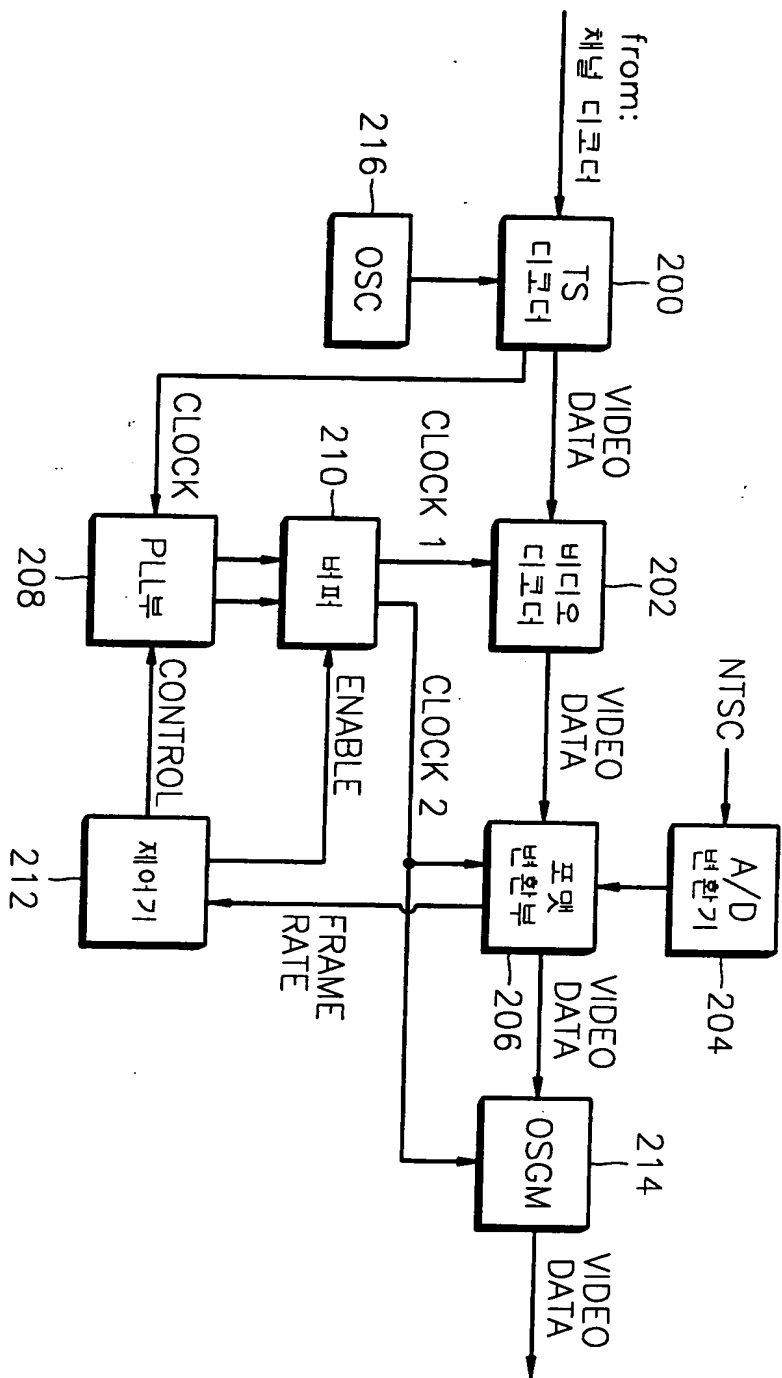
제1항에 있어서, 상기 제어부는 포맷변환회로에서 출력되는 프레임 레이트가 60, 30, 24 Hz이면, 상기 제1위상루프회로에서 출력되는 클럭주파수를 선택하도록 상기 스위칭부를 제어하고, 프레임 레이트가 59.94, 29.97, 23.97 Hz이면, 상기 제2위상루프회로에서 출력되는 클럭주파수를 선택하도록 상기 스위칭부를 제어함을 특징으로 하는 디지털신호 수신장치의 클럭주파수 변환장치.

【도면】

【도 1】



【도 2】



【도 3】

